

Đề cương chi tiết học phần

1. Tên học phần: Kỹ thuật số Mã học phần: DIGI330163

2. Tên Tiếng Anh: Digital Systems

3. Số tín chỉ: 3 tín chỉ (3/0/6) (3 tín chỉ lý thuyết, 0 tín chỉ thực hành/thí nghiệm)
Phân bố thời gian: 15 tuần (3 tiết lý thuyết + 0*2 tiết thực hành + 6 tiết tự học/ tuần)

4. Các giảng viên phụ trách học phần:

1/ GV phụ trách chính: Nguyễn Trường Duy

2/ Danh sách giảng viên cùng GD: Nguyễn Thanh Hải, Nguyễn Tấn Đồi

5. Điều kiện tham gia học tập học phần

Môn học tiên quyết: Điện tử cơ bản

Môn học trước: Điện tử cơ bản

6. Mô tả học phần (Course Description)

Môn học này cung cấp cho sinh viên kiến thức về các hệ thống số, các cổng logic cơ bản, các định lý cơ bản của đại số Boole, các mạch tổ hợp, mạch tuần tự, cấu trúc hoạt động các vi mạch số cơ bản TTL và CMOS, các thông số đặc tính của vi mạch số, phân loại các họ vi mạch, nguyên lý chuyển đổi giữa tín hiệu tương tự và tín hiệu số, cấu trúc hoạt động và ứng dụng của bộ nhớ, nguyên lý các mạch dao động số.

7. Mục tiêu học phần (Course Goals)

Mục tiêu (Goals)	Mô tả (Goal description) <i>(Học phần này trang bị cho sinh viên:)</i>	Chuẩn đầu ra CTĐT
G1	Có kiến thức cơ bản về mạch điện tử số và hệ thống số.	1.1, 1.2
G2	Có khả năng phân tích, giải thích và lập luận giải quyết các vấn đề về hệ thống số.	2.1, 2.2, 2.4, 2.5
G3	Có khả năng đọc hiểu các tài liệu kỹ thuật bằng tiếng anh trong lĩnh vực số.	3.3
G4	Có khả năng tính toán, thiết kế các hệ thống điện tử số.	4.3, 4.4, 4.5, 4.6

8. Chuẩn đầu ra của học phần

Chuẩn đầu ra HP	Mô tả <i>(Sau khi học xong môn học này, người học có thể:)</i>	Chuẩn đầu ra CDIO
G1.1	Trình bày được ký hiệu, hàm logic, bảng trạng thái của các cổng logic	1.2
G1.2	Trình bày được các định lý đại số Boole, định lý De-morgan	1.1

G1	G1.3	Thực hiện được đơn giản hàm logic dùng bìa Karnaugh	1.1
	G1.4	Trình bày được ký hiệu, cấu tạo, bảng trạng thái của các Flip-Flop	1.2
	G1.5	Trình bày được các hệ thống số đếm và các loại mã số	1.1
	G1.6	Trình bày được cấu trúc của các bộ nhớ ROM, RAM	1.2
G2	G2.1	Viết hàm từ mạch logic, vẽ mạch logic từ hàm	2.4.4
	G2.2	Phân tích hoạt động của cổng logic TTL, CMOS Phân tích hoạt động của các Flip-Flop	2.4.2
	G2.3	Trình bày các phương pháp giao tiếp giữa các họ IC, giữa IC với tải công suất	2.4.3
	G2.4	Phân tích hoạt động của các mạch đếm không đồng bộ, đồng bộ, mạch đếm vòng, thanh ghi dịch	2.4.6 2.5.2
	G2.5	Phân tích hoạt động của các mạch dao động và đơn ổn Vẽ được dạng sóng trong các mạch dao động và đơn ổn	2.4.6 2.1.3
	G2.6	Phân tích hoạt động của các mạch chuyển đổi A/D và D/A	2.2.1
G3	G3.1	Hiểu được các thuật ngữ tiếng anh dùng trong lĩnh vực điện tử số	3.3.1
G4	G4.1	Thiết kế mạch logic tổ hợp theo yêu cầu, các mạch mã hóa và giải mã, các mạch đa hợp và giải đa hợp, các mạch cộng trừ nhị phân	4.4.1 4.3.1 4.4.3
	G4.2	Thiết kế mạch đếm không đồng bộ, đồng bộ và thanh ghi dịch	4.4.4
	G4.3	Tính toán thiết kế cho các mạch dao động và đơn ổn	4.4.3
	G4.4	Ghép các mạch mã hóa, giải mã, đa hợp, giải đa hợp, cộng BCD	4.6.4
	G4.5	Tính toán thiết kế các mạch truy xuất bộ nhớ	4.5.4
	G4.6	Tính toán thiết kế cho các mạch DAC, ADC	4.4.4

9. Tài liệu học tập

- Sách, giáo trình chính:

1. GVC. ThS. Nguyễn Đình Phú, *Giáo trình kỹ thuật số*, NXB Đại học Quốc gia 2012.
2. PGS. TS. Nguyễn Hữu Phương, *Mạch số*, NXB thống kê 2004.

- Sách (TLTK) tham khảo:

1. Ronald J.Tocci, *Digital systems, tenth edition*, Prentice Hall 2007
2. A. Saha and N. Manna, *Digital Principles and Logic Design*, 2007

10. Đánh giá sinh viên:

- Thang điểm: **10**

- Kế hoạch kiểm tra như sau:

Hình thức KT	Nội dung	Thời điểm	Công cụ KT	Chuẩn đầu ra KT	Tỉ lệ (%)
Kiểm tra					50
	Tham dự lớp		Điểm danh		10

KT#1	Thiết kế mạch logic tổ hợp	Tuần 4	Bài kiểm tra trên lớp	G1.1, G1.2, G1.3, G1.5, G2.1, G4.1	20
KT#2	Mạch tổ hợp MSI	Tuần 8	Bài kiểm tra trên lớp	G2.1, G4.1, G4.4	20
Thi cuối kỳ					50
	- Nội dung bao quát tất cả các chuẩn đầu ra quan trọng của môn học. - Thời gian làm bài 90 phút.		Thi tự luận	G1.4, G1.5, G1.6, G2.2, G2.3, G2.4, G2.5, G2.6, G3.1, G4.2, G4.3, G4.5, G4.6	

11. Nội dung chi tiết học phần:

Tuần	Nội dung	Chuẩn đầu ra học phần
	Chương 1: CÁC KHÁI NIỆM, HỆ THỐNG SỐ, CÁC LOẠI MÃ	
1	<p>A/ Các nội dung và PPGD chính trên lớp: (3)</p> <p>Nội dung GD lý thuyết:</p> <p>1.1. Giới thiệu.</p> <p>1.2. Các đại lượng số và tương tự:</p> <ol style="list-style-type: none"> 1. Hệ thống điện tử tương tự. 2. Hệ thống điện tử số. 3. Hệ thống điện tử tổng hợp gồm cả số và tương tự. 4. Ưu điểm của hệ thống số so với hệ thống tương tự. <p>1.3. Số nhị phân, mức logic và dạng sóng tín hiệu số:</p> <ol style="list-style-type: none"> 1. Số nhị phân. 2. Các mức logic. 3. Dạng sóng tín hiệu số. <p>1.4. Các hệ thống số:</p> <ol style="list-style-type: none"> 1. Hệ thống số thập phân – decimal system. 2. Hệ thống số nhị phân – binary system. 3. Hệ thống số thập lục phân – hexadecimal system. 4. Chuyển đổi giữa các hệ thống số – nhị phân, thập phân, thập lục phân. <p>1.5. Các loại mã:</p> <ol style="list-style-type: none"> 1. Mã BCD (binary coded decimal). 2. Mã Gray. 3. Chuyển mã nhị phân sang mã Gray. 4. Chuyển mã Gray sang mã nhị phân. 5. Mã ASCII – American Standard Code for Information Interchange. <p>1.6. bài tập</p> <p>PPGD chính:</p> <ul style="list-style-type: none"> + Thuyết giảng + Đặt vấn đề 	G1.5

	<p>B/ Các nội dung cần tự học ở nhà: (6) + Số bù + Mã thừa 3 + Cũng cố lại các kiến thức đã học. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm. + Đọc nội dung tiếp theo.</p>	G1.5
	<p>Chương 2: < CÔNG LOGIC, CÁC ĐỊNH LÝ, THIẾT KẾ MẠCH LOGIC, BÌA KARNAUGH > (3/0/6)</p>	
	<p>A/ Tóm tắt các ND và PPGD chính trên lớp: (3) Nội dung GD lý thuyết: 2.1 Giới thiệu. 2.2 Các cổng logic: 1. Phép toán OR – cổng OR. 2. Phép toán AND – cổng AND. 3. Phép toán NOT – cổng NOT hay cổng Inverter. 4. Phép toán NOR – cổng NOR. 5. Phép toán NAND – cổng NAND. 6. Phép toán EX-OR – cổng EX-OR hay còn gọi là XOR. 7. Phép toán EX-NOR – cổng EX-NOR hay còn gọi là XNOR. 2.3 Biểu diễn các mạch điện logic – tính toán giá trị ngõ ra: 1. Biểu diễn các mạch điện. 2. Tính toán giá trị ngõ ra của mạch điện số. 3. Thiết kế các mạch điện từ các biểu thức logic. 2.4 Các định lý logic: 1. Các định lý. 2. Ứng dụng để đơn giản các biểu thức. 3. Định lý Demorgan. 4. Ứng dụng định lý Demorgan. 2.5 Sự đa năng của cổng NAND, cổng NOR. 2.6 Thiết kế mạch tổ hợp. 2.7 Bìa Karnaugh: 1. Xây dựng bìa Karnaugh. 2. Cách đơn giản bìa Karnaugh theo hàm SOP. 3. Đơn giản bìa Karnaugh. 4. Cách đơn giản bìa Karnaugh theo hàm POS. 5. Đơn giản bìa Karnaugh theo hàm POS. 2.8 Bài tập. PPGD chính: + Thuyết giảng + Đặt vấn đề</p>	G1.1
2		G2.1 G1.2
	<p>B/ Các nội dung cần tự học ở nhà: (6) + Xây dựng các cổng AND, OR, NAND, NOR, EXOR, EXNOR 3 ngõ vào từ các cổng NAND 2 ngõ vào. + Xây dựng các cổng AND, OR, NAND, NOR, EXOR, EXNOR 3 ngõ vào từ các cổng NOR 2 ngõ vào. + Cũng cố lại các kiến thức đã học. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm.</p>	G1.3 G1.2

	+ Đọc nội dung tiếp theo.	
3	Chương 3: < MẠCH MÃ HÓA, MẠCH GIẢI MÃ > (3/0/6)	
	A/ Các nội dung và PPGD chính trên lớp: (3) Nội dung GD lý thuyết: 3.1 Giới thiệu. 3.2 Mạch mã hóa: 1. Khảo sát mạch mã hoá 4 sang 2 với ngõ vào tích cực mức cao. 2. Khảo sát mạch mã hoá 8 sang 3 với ngõ vào tích cực mức thấp. 3. Khảo sát vi mạch mã hoá 10 đường sang 4 đường 74ls148. 3.3 Mạch giải mã 1. Khảo sát mạch giải mã 2 sang 4 với ngõ ra tích cực mức 1. 2. Khảo sát mạch giải mã 2 sang 4 với ngõ ra tích cực mức 1, có 1 tín hiệu cho phép E. 3. Khảo sát mạch giải mã 2 sang 4 với ngõ ra tích cực mức 1, có 2 tín hiệu cho phép E1 và $\overline{E2}$. 4. Khảo sát mạch giải mã 2 sang 4 với ngõ ra tích cực mức 0, có 2 tín hiệu cho phép E1 và $\overline{E2}$. 3.4 Mạch giải mã led 7 đoạn: 1. Giới thiệu. 2. Cấu tạo led 7 đoạn. 3. Hình ảnh led 7 đoạn. 4. Tên các đoạn. 5. Mạch giải mã led 7 đoạn loại anode chung. 3.5 Bài tập. PPGD chính: + Thuyết giảng + Đặt vấn đề	G4.1
	B/ Các nội dung cần tự học ở nhà: (6) + Thiết kế mạch giải mã BCD sang led 7 đoạn Cathode chung + Cũng cố lại các kiến thức đã học cho từng phần. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm. + Đọc nội dung tiếp theo.	G4.1
Chương 4: < MẠCH ĐA HỢP, GIẢI ĐA HỢP, MẠCH SO SÁNH, MẠCH KIỂM TRA CHẴN LẼ > (3/0/6)		
4	A/ Các nội dung và PPGD chính trên lớp: (3) Nội dung GD lý thuyết: 4.1 Giới thiệu. 4.2 Mạch đa hợp: 1. Khảo sát mạch đa hợp 2 kênh ngõ vào. 2. Khảo sát mạch đa hợp 4 kênh ngõ vào. 4.3 Mạch giải đa hợp: 1. Khảo sát mạch giải đa hợp 2 kênh ra. 2. Khảo sát mạch giải đa hợp 4 kênh ngõ ra. 4.4 Ghép các mạch giải, đa hợp: 1. Yêu cầu số 1. 2. Yêu cầu số 2. 3. Yêu cầu số 3.	G4.1
		G4.4

	<p>4.5 Mạch so sánh:</p> <ol style="list-style-type: none"> 1. Khảo sát mạch so sánh 2 số nhị phân 2 bit. 2. Khảo sát mạch so sánh 2 số nhị phân 2 bit có chức năng mở rộng. <p>4.6 Kiểm tra chẵn lẻ - parity:</p> <ol style="list-style-type: none"> 1. Máy phát (máy tính) tạo bit kiểm tra chẵn. 2. Máy thu (modem hoặc máy in) tạo bit kiểm tra chẵn. <p>4.7 Bài tập.</p> <p>PPGD chính:</p> <ul style="list-style-type: none"> + Thuyết giảng + Đặt vấn đề 	
	<p>B/ Các nội dung cần tự học ở nhà: (6)</p> <ul style="list-style-type: none"> + Thiết kế mạch đa hợp 8 kênh vào + Thiết kế mạch giải đa hợp 8 kênh ra + Cũng cố lại các kiến thức đã học cho từng phần. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm. + Đọc nội dung tiếp theo. 	G4.1
	<p>Chương 5: < MẠCH CỘNG TRỪ NHÂN CHIA SỐ NHỊ PHÂN, SỐ BCD, SỐ HEX > (6/0/12)</p>	
5	<p>A/ Các nội dung và PPGD chính trên lớp: (3)</p> <p>Nội dung GD lý thuyết:</p> <p>5.1 Giới thiệu.</p> <p>5.2 Mạch cộng trừ nhân chia số nhị phân:</p> <ol style="list-style-type: none"> 1. Mạch cộng số nhị phân không dấu. 2. Cộng số nhị phân có dấu. 3. Mạch trừ số nhị phân. 4. Mạch nhân 2 số nhị phân. <p>5.3 Chuyển đổi giữa số nhị phân và số BCD:</p> <ol style="list-style-type: none"> 1. Phương pháp chia cho 10 lấy số dư. 2. Phương pháp dịch trái. 3. Chuyển số BCD sang số nhị phân. <p>PPGD chính:</p> <ul style="list-style-type: none"> + Thuyết giảng + Đặt vấn đề 	G4.1
	<p>B/ Các nội dung cần tự học ở nhà: (6)</p> <ul style="list-style-type: none"> + Mạch chia 2 số nhị phân. + Cũng cố lại các kiến thức đã học cho từng phần. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm. + Đọc nội dung tiếp theo. 	G4.4
	<p>Chương 5: < MẠCH CỘNG TRỪ NHÂN CHIA SỐ NHỊ PHÂN, SỐ BCD, SỐ HEX > (6/0/12) (tiếp theo)</p>	
6	<p>A/ Các nội dung và PPGD chính trên lớp: (3)</p> <p>Nội dung GD lý thuyết:</p> <p>5.4 Cộng trừ số thập lục phân:</p> <ol style="list-style-type: none"> 1. Cộng số thập lục phân. 2. Trừ số thập lục phân. <p>5.5 Mạch cộng trừ số BCD:</p>	G4.1

	<ol style="list-style-type: none"> 1. Cộng 2 số BCD. 2. Mạch cộng 2 số BCD. 3. Trừ 2 số BCD. <p>5.6 Bài tập.</p> <p>PPGD chính:</p> <ul style="list-style-type: none"> + Thuyết giảng + Đặt vấn đề 	
	<p>B/ Các nội dung cần tự học ở nhà: (6)</p> <ul style="list-style-type: none"> + Mạch cộng 2 số thập phân + Cũng cố lại các kiến thức đã học cho từng phần. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm. + Đọc nội dung tiếp theo. 	G4.4
	<p>Chương 6: < FLIP FLOP RS, JK, T, D> (3/0/6)</p>	
	<p>A/ Các nội dung và PPGD chính trên lớp: (3)</p> <p>Nội dung GD lý thuyết:</p> <ol style="list-style-type: none"> 6.1 Giới thiệu. 6.2 Flip flop RS: <ol style="list-style-type: none"> 1. Flip flop R'S' sử dụng cổng Nand. 2. Flip flop RS có tín hiệu điều khiển cho phép/cấm đổi trạng thái. 3. Flip flop RS hoạt động với xung CK. 6.3 Flip flop JK: <ol style="list-style-type: none"> 1. Flip flop JK. 2. Flip flop JK có các tín hiệu không đồng bộ. 3. Các dạng khác của các tín hiệu không đồng bộ. 4. Thiết lập phương trình đặc tính cho flip flop JK. 6.4 Flip flop T: <ol style="list-style-type: none"> 1. Flip flop T. 2. Phương trình đặc tính flip flop T. 6.5 Flip flop D: <ol style="list-style-type: none"> 1. Flip flop D. 2. Thiết lập phương trình đặc tính cho flip flop D. 6.6 Mạch chốt. 6.7 Bài tập. <p>PPGD chính:</p> <ul style="list-style-type: none"> + Thuyết giảng + Đặt vấn đề 	G1.4 G2.2
7		
	<p>B/ Các nội dung cần tự học ở nhà: (6)</p> <ul style="list-style-type: none"> + Lập BTT cho các FF với các ngõ vào Pre và Cl thay đổi + Chuyển đổi giữa các FF + Cũng cố lại các kiến thức đã học cho từng phần. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm. + Đọc nội dung tiếp theo. 	G1.4
8	<p>Chương 7: < MẠCH ĐẾM> (3/0/6)</p>	

	<p>A/ Các nội dung và PPGD chính trên lớp: (3)</p> <p>Nội dung GD lý thuyết:</p> <p>7.1 Giới thiệu.</p> <p>7.2 Mạch đếm nhị phân không đồng bộ:</p> <ol style="list-style-type: none"> 1. Khảo sát mạch đếm nhị phân 4 bit, KĐB, đếm lên sử dụng FFT với CK tích cực cạnh xuống. 2. Khảo sát mạch đếm nhị phân 4 bit, KĐB, đếm xuống sử dụng FFT với CK tích cực cạnh xuống. <p>7.3 Mạch đếm không đồng bộ mod m:</p> <ol style="list-style-type: none"> 1. Khảo sát mạch đếm lên, KĐB, mod 10: sử dụng FFT với CK tích cực cạnh xuống. 2. Khảo sát mạch đếm lên, KĐB, mod 20: sử dụng FFT với CK tích cực cạnh xuống. <p>7.4 Mạch tự động Reset:</p> <ol style="list-style-type: none"> 1. Mạch đếm nhị phân 4 bit, KĐB, đếm lên: sử dụng FFT với CK tích cực cạnh xuống. 2. Mạch đếm nhị phân 4 bit, KĐB, đếm xuống: sử dụng FFT với CK tích cực cạnh xuống. 3. Mạch đếm lên, KĐB, mod 10: sử dụng FFT với CK tích cực cạnh xuống. 4. Mạch đếm nhị phân 4 bit, KĐB, đếm lên: sử dụng FFT với CK tích cực cạnh xuống. 5. Mạch đếm nhị phân 4 bit, KĐB, đếm lên: có trạng thái bắt đầu khi cấp điện là 1000b. <p>7.5 Mạch đếm đồng bộ:</p> <ol style="list-style-type: none"> 1. Khảo sát mạch đếm nhị phân 4 bit, ĐB, đếm lên: sử dụng FFT với CK tích cực cạnh xuống. 2. Khảo sát mạch đếm nhị phân 4 bit, ĐB, đếm xuống: sử dụng FFT với CK tích cực cạnh xuống. 3. Khảo sát mạch đếm nhị phân 4 bit, ĐB, đếm lên/xuống: có tín hiệu chọn UD - sử dụng FFT với CK tích cực cạnh xuống. <p>7.6 Mạch đếm đặt trước số đếm:</p> <ol style="list-style-type: none"> 1. Khảo sát mạch đếm đặt trước số đếm - đếm lên. 2. Khảo sát mạch đếm đặt trước số đếm - đếm xuống. <p>7.7 Bài tập.</p> <p>PPGD chính:</p> <ul style="list-style-type: none"> + Thuyết giảng + Đặt vấn đề 	<p>G2.4</p> <p>G4.2</p>
	<p>B/ Các nội dung cần tự học ở nhà: (6)</p> <p>+ Thực hiện các mạch đếm không đồng bộ đếm lên (xuống) MOD 11, 12, 13, 14 sử dụng Flip-Flop JK</p> <p>+ Cũng cố lại các kiến thức đã học cho từng phần.</p> <p>+ Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm.</p> <p>+ Đọc nội dung tiếp theo.</p>	<p>G4.2</p>
9	<p>Chương 8: < THIẾT KẾ MẠCH ĐẾM > (3/0/6)</p> <p>A/ Các nội dung và PPGD chính trên lớp: (3)</p> <p>Nội dung GD lý thuyết:</p> <p>8.1 Giới thiệu.</p> <p>8.2 Thiết kế mạch đếm đồng bộ:</p>	<p>G4.2</p>

	<ol style="list-style-type: none"> Thiết kế mạch đếm nhị phân 4 bit, ĐB, đếm lên, dùng FFT - CK tích cực cạnh xuống. Thiết kế mạch đếm nhị phân 4 bit, ĐB, đếm xuống, dùng FFT - CK tích cực cạnh xuống. Thiết kế mạch đếm MOD 10, ĐB, đếm lên, dùng FFT - CK tích cực cạnh xuống. Thiết kế mạch đếm nhị phân 3 bit, ĐB, đếm lên, dùng FFD - CK tích cực cạnh. <p>8.3 Bài tập. PPGD chính: + Thuyết giảng + Đặt vấn đề</p>	
	<p>B/ Các nội dung cần tự học ở nhà: (6) + Thiết kế mạch chia tần số với tỉ lệ Ton/Toff cho trước + Cũng cố lại các kiến thức đã học cho từng phần. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm. + Đọc nội dung tiếp theo.</p>	G4.2
	<p>Chương 9: < THANH GHI DỊCH> (3/0/6)</p>	
10	<p>A/ Các nội dung và PPGD chính trên lớp: (3) Nội dung GD lý thuyết: 9.1 Giới thiệu. 9.2 Các chức năng cơ bản của thanh ghi dịch. 9.3 Thanh ghi vào nối tiếp - ra nối tiếp. 9.4 Thanh ghi vào nối tiếp - ra song song. 9.5 Thanh ghi vào song song - ra nối tiếp. 9.6 Thanh ghi vào song song - ra song song. 9.7 Thanh ghi dịch 2 chiều: <ol style="list-style-type: none"> Mạch đếm Johnson. Mạch đếm vòng - ring counter. 9.8 Bài tập. PPGD chính: + Thuyết giảng + Đặt vấn đề</p>	G2.4
	<p>B/ Các nội dung cần tự học ở nhà: (6) + Thiết kế các mạch quảng cáo dùng thanh ghi dịch 8 bit + Cũng cố lại các kiến thức đã học cho từng phần. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm. + Đọc nội dung tiếp theo.</p>	G4.2
	<p>Chương 10: < ĐẶC TÍNH IC SỐ HỌ TTL, CMOS VÀ CÁC MẠCH GIAO TIẾP> (3/0/6)</p>	
11	<p>A/ Các nội dung và PPGD chính trên lớp: (3) Nội dung GD lý thuyết: 10.1 Giới thiệu. 10.2 Các thông số và đặc tính hoạt động cơ bản: <ol style="list-style-type: none"> Nguồn cung cấp DC. Các mức điện áp logic họ CMOS. Các mức điện áp logic họ TTL. </p>	G2.2 G2.3

	<p>4. Miễn nhiễu. 5. Lệ nhiễu. 6. Công suất tiêu tán. 7. Thời gian trì hoãn truyền. 8. Tích công suất và tốc độ. 9. Tải và hệ số tải.</p> <p>10.3 Các mạch điện họ CMOS: 1. Transistor MOSFET. 2. Cổng NOT dùng transistor MOSFET. 3. Cổng NAND dùng transistor MOSFET. 4. Cổng NOR dùng transistor MOSFET. 5. Cổng với cực máng để hở. 6. Cổng CMOS ba trạng thái. 7. Các tình huống phòng ngừa khi sử dụng CMOS.</p> <p>10.4 Các mạch điện họ TTL: 1. Transistor BJT. 2. Cổng NOT họ TTL. 3. Cổng NAND họ TTL. 4. Các cổng họ TTL cực thu để hở. 5. Các cổng họ TTL ba trạng thái. 6. Họ TTL Schottky.</p> <p>10.5 Các vấn đề thực tế khi sử dụng IC họ TTL: 1. Dòng vào và dòng ra. 2. Sử dụng cổng cực thu để hở nối mạch theo hàm AND. 3. Kết nối các ngõ ra totem-pole. 4. Mạch đệm/thúc cực thu để hở.</p> <p>10.6 Bài tập. PPGD chính: + Thuyết giảng + Đặt vấn đề</p>	
	<p>B/ Các nội dung cần tự học ở nhà: (6) + Họ vi mạch số ECL + Tìm hiểu về CMOS điện áp thấp + Cũng cố lại các kiến thức đã học cho từng phần. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm. + Đọc nội dung tiếp theo.</p>	G2.3
12	<p>Chương 11: < MẠCH ĐỊNH THỜI, MẠCH DAO ĐỘNG, MẠCH ĐƠN ỔN > (3/0/6)</p> <p>A/ Các nội dung và PPGD chính trên lớp: (3) Nội dung GD lý thuyết: 11.1 Giới thiệu. 11.2 Mạch dao động logic: 1. Khảo sát mạch dao động tạo 2 tín hiệu đối xứng dùng cổng NAND. 2. Khảo sát mạch dao động dùng cổng not Schmitt trigger. 3. Khảo sát mạch dao động dùng cổng NAND. 4. Khảo sát mạch dao động vòng tròn dùng cổng NOT. 5. Khảo sát mạch dao động dùng thạch anh. 11.3 Mạch đơn ổn – Mono-stable: 1. Khảo sát mạch đơn ổn dùng cổng NAND.</p>	G2.5

	<p>2. Khảo sát mạch đơn ổn dùng cổng NOR.</p> <p>3. Khảo sát mạch đơn ổn dùng cổng IC 74ls121.</p> <p>11.4 Khảo sát vi mạch 555:</p> <p>1. Cấu trúc vi mạch 555.</p> <p>2. Mạch dao động dùng vi mạch 555.</p> <p>3. Mạch đơn ổn dùng vi mạch 555.</p> <p>11.5 Bài tập.</p> <p>PPGD chính:</p> <p>+ Thuyết giảng</p> <p>+ Đặt vấn đề</p>	
	<p>B/ Các nội dung cần tự học ở nhà: (6)</p> <p>+ Xây dựng các công thức tính tần số của các mạch dao động</p> <p>+ Thiết kế mạch dao động tạo tần số 1Hz dùng IC555</p> <p>+ Cũng cố lại các kiến thức đã học cho từng phần.</p> <p>+ Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm.</p> <p>+ Đọc nội dung tiếp theo.</p>	G4.4
	<p>Chương 12: < BỘ NHỚ BÁN DẪN > (3/0/6)</p>	
13	<p>A/ Các nội dung và PPGD chính trên lớp: (3)</p> <p>Nội dung GD lý thuyết:</p> <p>12.1. Giới thiệu.</p> <p>12.2. Bộ nhớ bán dẫn:</p> <p>1. Ma trận bộ nhớ bán dẫn.</p> <p>2. Địa chỉ và dung lượng bộ nhớ.</p> <p>3. Hoạt động cơ bản của bộ nhớ.</p> <p>4. Bộ nhớ RAM và ROM.</p> <p>12.3. Bộ nhớ RAM:</p> <p>1. Họ bộ nhớ RAM.</p> <p>2. RAM tĩnh – SRAM.</p> <p>3. Tổ chức của bộ nhớ SRAM không đồng bộ.</p> <p>4. Tổ chức cơ bản bộ nhớ SRAM đồng bộ.</p> <p>5. Tăng địa chỉ bộ nhớ SRAM đồng bộ.</p> <p>6. Bộ nhớ Cache.</p> <p>7. Các tế bào bộ nhớ RAM động (DRAM).</p> <p>8. Các loại bộ nhớ DRAM.</p> <p>12.4. Bộ nhớ ROM:</p> <p>1. Họ ROM.</p> <p>2. ROM mặt nạ.</p> <p>3. ROM đơn giản.</p> <p>4. Tổ chức bên trong của ROM.</p> <p>5. Thời gian truy xuất ROM.</p> <p>6. ROM có thể lập trình PROM.</p> <p>7. Bộ nhớ EPROM.</p> <p>12.5. Bộ nhớ Flash:</p> <p>1. Tế bào nhớ của bộ nhớ Flash.</p> <p>2. Hoạt động cơ bản của bộ nhớ Flash.</p> <p>3. Ma trận của bộ nhớ Flash.</p> <p>4. So sánh bộ nhớ Flash với các bộ nhớ ROM, EPROM, EEPROM.</p> <p>5. So sánh bộ nhớ Flash với các bộ nhớ SRAM.</p> <p>6. So sánh bộ nhớ Flash với các bộ nhớ DRAM.</p> <p>12.6. Bài tập.</p>	G1.6

	<p>PPGD chính:</p> <ul style="list-style-type: none"> + Thuyết giảng + Đặt vấn đề 	
	<p>B/ Các nội dung cần tự học ở nhà: (6)</p> <ul style="list-style-type: none"> + Tìm hiểu phần mềm Proteus, mô phỏng EPROM + Cũng cố lại các kiến thức đã học cho từng phần. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm. + Đọc nội dung tiếp theo. 	G4.5
	<p>Chương 13: < MẠCH CHUYỂN ĐỔI SỐ SANG TƯƠNG TỰ > (3/0/6)</p>	
	<p>A/ Các nội dung và PPGD chính trên lớp: (3)</p> <p>Nội dung GD lý thuyết:</p> <p>13.1 Giới thiệu.</p> <p>13.2 Mạch chuyển đổi tín hiệu số sang tương tự:</p> <ol style="list-style-type: none"> 1. Khảo sát mạch DAC có trị số điện trở khác nhau. 2. Khảo sát mạch DAC có trị số điện trở R/2R. 3. Khảo sát vi mạch DAC MC1408. 4. Ứng dụng DAC MC1408 làm mạch tạo xung răng cưa. 5. Hoạt động DAC MC1408 ở vùng điện áp lưỡng cực (âm và dương). 6. Các thông số hoạt động của DAC. <p>13.3 Bài tập.</p> <p>PPGD chính:</p> <ul style="list-style-type: none"> + Thuyết giảng + Đặt vấn đề 	G2.6 G4.6
14	<p>B/ Các nội dung cần tự học ở nhà: (6)</p> <ul style="list-style-type: none"> + Tính toán thiết kế mạch DAC dùng điện trở R/2R 8 bit + Cũng cố lại các kiến thức đã học cho từng phần. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm. + Đọc nội dung tiếp theo. 	G4.6
	<p>Chương 14: < MẠCH CHUYỂN ĐỔI TƯƠNG TỰ SANG SỐ > (3/0/6)</p>	
	<p>A/ Các nội dung và PPGD chính trên lớp: (3)</p> <p>Nội dung GD lý thuyết:</p> <p>14.1 Giới thiệu.</p> <p>14.2 Mạch chuyển đổi tín hiệu sang số:</p> <ol style="list-style-type: none"> 1. ADC bậc thang. 2. ADC sắp xỉ liên tiếp. 3. ADC hai độ dốc. 4. ADC Flash. <p>14.3 Bài tập.</p> <p>PPGD chính:</p> <ul style="list-style-type: none"> + Thuyết giảng + Đặt vấn đề 	G2.6 G4.6
15	<p>B/ Các nội dung cần tự học ở nhà: (6)</p> <ul style="list-style-type: none"> + Khảo sát ADC 0809 	G2.6

	+ Cũng cố lại các kiến thức đã học cho từng phần. + Làm các bài tập, chuẩn bị các câu hỏi ôn tập, làm các câu trắc nghiệm.	
--	---	--

12. Đạo đức khoa học:

Các bài tập ở nhà và dự án phải được thực hiện từ chính bản thân sinh viên. Nếu bị phát hiện có sao chép thì xử lý các sinh viên có liên quan bằng hình thức đánh giá **0** (không) điểm quá trình và cuối kỳ.

13. Ngày phê duyệt lần đầu:

14. Cấp phê duyệt:

Trưởng khoa

Trưởng BM

Nhóm biên soạn

15. Tiến trình cập nhật ĐCCT

Lần 1: Nội Dung Cập nhật ĐCCT lần 1: ngày tháng năm	<người cập nhật ký và ghi rõ họ tên) Tổ trưởng Bộ môn:
--	---