

Câu 1: Các bạn được chọn làm 2 trong các câu sau: (2đ)

- Hãy vẽ một mạch điện và giải thích để minh họa cho khái niệm thời gian hazard tĩnh. (1đ)
- Hãy liệt kê các hàm Big_O và cho biết đặc tính của chúng. (1đ)
- Hãy vẽ mạch cho port IO hai chiều dung 2 cổng 3 trạng thái và giải thích hoạt động của mạch (1đ)
- Hãy vẽ sơ đồ khối cơ bản của mạch đồng bộ và giải thích hoạt động của mạch theo xung. (1đ)

Câu 2: các bạn được chọn làm 2 trong các câu sau: (3đ)

- Hãy thiết kế mạch FF D có tín hiệu cho phép en, viết bảng trạng thái, viết code VHDL, vẽ sơ đồ khái niệm. (1.5đ)
- Hãy thiết kế mạch FF T có tín hiệu cho phép en, viết bảng trạng thái, viết code VHDL, vẽ sơ đồ khái niệm. (1.5đ)
- Hãy thiết kế mạch thanh ghi dịch phải chạy tự do 8 bits: Viết code VHDL, vẽ sơ đồ khái niệm. (1.5đ)
- Hãy vẽ sơ đồ của mạch XOR giảm có 8 ngõ vào dạng nối tiếp và dạng cây để minh họa cho cách lập trình có liên quan đến layout và hãy tính thời gian trễ của 2 mạch nếu cho thời gian trễ của 1 cổng XOR là 1 ns. (1.5đ)

Câu 3: (2.5đ)

Hãy thiết kế một thanh ghi dịch với tín hiệu vào là a (12 bits) và tín hiệu ra là y (12 bits) có thể xoay trái (rotate left) hoặc dịch trái logic (logic shift left) được chọn bởi tín hiệu vào là S (1 bit) và tín hiệu chọn số bit cần dịch num (3 bits) để chọn từ 0 đến 7 bits dịch.

- Hãy viết chương trình dùng ngôn ngữ VHDL dùng lệnh gán tín hiệu có lựa chọn, chưa cải tiến.
- Hãy cải tiến lại chương trình cho tối ưu.

Câu 4: (2.5 đ)

Một mạch đếm 8 bits có bảng trạng thái như sau:

Inputs						Outputs	Operation
Ck	Reset	Load	En	Ud	D	Q*	
↓	1	-	-	-	-	00000000	Clear
↓	0	1	-	-	D	D	Parallel
↓	0	0	0	-	-	Q	Pause
↓	0	0	1	1	-	Q + 1	Count up
↓	0	0	1	0	-	Q - 1	Count down

- Hãy viết chương trình dùng ngôn ngữ VHDL, xung clk cạnh xuống.
- Hãy vẽ sơ đồ khái niệm.

Cán bộ coi thi không được giải thích đề thi, cho đề thi vào túi bài thi để chấm bài.

Chuẩn đầu ra của học phần (về kiến thức)	Nội dung kiểm tra
[G 1.2]: Có khả năng tính toán các vấn đề về thời gian	Câu 1
[G 2.1]: Có khả năng phân tích chia sẻ toán tử	Câu 2
[G 2.2]: Có khả năng phân biệt mạch đồng bộ và không đồng bộ	Câu 1
[G 4.1]: Có khả năng phân tích tính toán hiệu suất và cải tiến	Câu 3
[G 4.2]: Có khả năng thiết kế mạch tuần tự: mạch đếm	Câu 4

Tp. Hồ Chí Minh, ngày 23 tháng 12 năm 2015
Thông qua bộ môn